

JP10112984

Publication Title:

DEAD TIME COMPENSATION CIRCUIT OF INVERTER

Abstract:

Abstract of JP10112984

PROBLEM TO BE SOLVED: To suitably compensate the dead time of an inverter connected with a system via a transformer. **SOLUTION:** After a reactive current command value I_Q^* and an exciting current part IEX are added with an adder, and its result and an active current command value I_P^* are converted to a 3-phase AC current signal, it is inputted in a current polarity detector 14. In other case, the active current command value I_P^* and the reactive current command value I_Q^* are converted to a 3-phase AC current signal, and the result obtained by adding the signal and the exciting current part IEX with a second adder is inputted in the detector 14. The current polarity detection phase leads the conventional phase, so that a control signal correction part $\Delta\lambda$ is added to a control signal λ with adequate timing. In other case, a reverse hysteresis setting apparatus is added to the current polarity detector in which the conventional current signal is inputted, and the current polarity detection time point is advanced by a constant value. Thereby the dead time of an inverter whose output is constant is compensated only by a little addition (the reverse hysteresis setting apparatus).

Data supplied from the esp@cenet database - Worldwide

Courtesy of <http://v3.espacenet.com>

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-112984

(43) 公開日 平成10年(1998) 4月28日

(51) Int.Cl.⁹
 H 0 2 M 7/48
 7/537
 H 0 2 P 7/63 3 0 2

F I
 H 0 2 M 7/48 R
 7/537 C
 H 0 2 P 7/63 3 0 2 K

審査請求 未請求 請求項の数 4 O L (全 9 頁)

(21) 出願番号 特願平8-262650

(22) 出願日 平成8年(1996)10月3日

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 日野 浩二

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(72) 発明者 吉岡 康哉

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

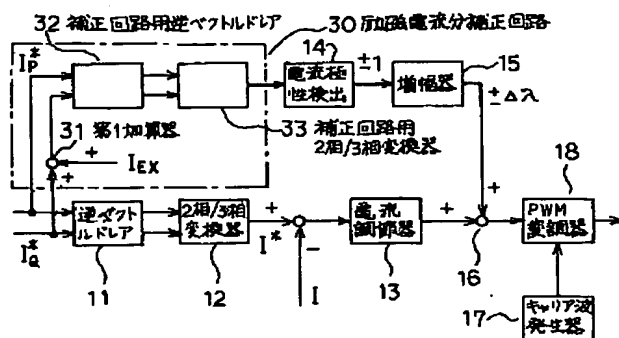
(74) 代理人 弁理士 山口 慶

(54) 【発明の名称】 インバータのデッドタイム補償回路

(57) 【要約】

【課題】変圧器を介して系統に接続しているインバータのデッドタイムを適切に補償できるようにすることにある。

【解決手段】無効電流指令値 I_q^* と励磁電流分 I_{EX} とを第1加算器31で加算した結果と有効電流指令値 I_p^* とを三相交流電流信号に変換した後電流極性検出器14へ入力させる。あるいは、有効電流指令値 I_p^* と無効電流指令値 I_q^* とを三相交流電流信号に変換し、これと励磁電流分 I_{EX} とを第2加算器41で加算した結果を電流極性検出器14へ入力させることにより、電流極性検出位相を従来よりも進みにすることで、制御信号補正分 $\pm \Delta \lambda$ の制御信号 λ への加算が適切なタイミングで行われる。又は、従来の電流信号を入力する電流極性検出器51に逆ヒステリシス設定器52を付加して電流極性検出時点を一定値だけ進めることにより、出力が一定しているインバータのデッドタイムを僅かな追加(逆ヒステリシス設定器52)のみで補償する。



【特許請求の範囲】

【請求項1】キャリア波と制御信号との大小関係に対応して上側アームと下側アームとを交互にオン・オフさせて電力変換を行う際に、前記上下アームの同時オンを防止するデッドタイムを有する電圧形インバータを、変圧器を介して電力系統に接続し、この電力系統から検出する当該電圧形インバータの出力電流信号、又は当該電圧形インバータの電流指令信号を入力してその極性を検出する電流極性検出器と、前記制御信号に対応した補償量を演算する補償量演算器と、この補償量を前記電流極性に対応して前記制御信号に加算又は減算する回路を備えているインバータのデッドタイム補償回路において、前記電流極性検出器へ入力する信号の位相を、前記変圧器の励磁電流に対応して補正する励磁電流分補正回路を備えていることを特徴とするインバータのデッドタイム補償回路。

【請求項2】請求項1に記載のインバータのデッドタイム補償回路において、前記励磁電流分補正回路は、前記電流極性検出器への入力信号を、相互に直交する有効電流成分と無効電流成分に分解する第1座標変換回路と、この第1座標変換回路から得られる前記無効電流成分に前記変圧器の励磁電流分を加算する第1加算器と、この第1加算器の演算結果と前記有効電流成分を三相交流電流信号に変換する第2座標変換回路と、を備えていることを特徴とするインバータのデッドタイム補償回路。

【請求項3】請求項1に記載のインバータのデッドタイム補償回路において、前記励磁電流分補正回路は、前記電流極性検出器へ入力する信号を、相互に直交する有効電流成分と無効電流成分に分解する第1座標変換回路と、これら有効電流成分と無効電流成分を三相交流電流信号に変換する第2座標変換回路と、この第2座標変換回路の出力に前記変圧器の励磁電流分を加算する第2加算器と、を備えていることを特徴とするインバータのデッドタイム補償回路。

【請求項4】キャリア波と制御信号との大小関係に対応して上側アームと下側アームとを交互にオン・オフさせて電力変換を行う際に、前記上下アームの同時オンを防止するデッドタイムを有する電圧形インバータを、変圧器を介して電力系統に接続し、この電力系統から検出する当該電圧形インバータの出力電流信号、又は当該電圧形インバータの電流指令信号を入力してその極性を検出する電流極性検出器と、前記制御信号に対応した補償量を演算する補償量演算器と、この補償量を前記電流極性に対応して前記制御信号に加算又は減算する回路を備えているインバータのデッドタイム補償回路において、前記電流極性検出器をコンパレータで構成し、当該電流極性検出器で検出する入力信号の極性を、予め定めた進み位相で検出させる逆ヒステリシス設定器を前記電流極性検出器に付加することを特徴とするインバータのデッ

ドタイム補償回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、電圧形パルス幅変調制御インバータを構成する上下アームの短絡防止用に設けたデッドタイムが及ぼす悪影響を補償するインバータのデッドタイム補償回路に関する。

【0002】

【従来の技術】図5は直流を交流に変換するインバータの1相分を示した回路図であって、ゲートターンオフサイリスタ（以下ではGTOと略記する）とフリーホイーリングダイオードとの逆並列接続でなる上側アーム5Uと、同じ構成の下側アーム5Xとを直列に接続して、直流電源（コンデンサ6）に接続する。上側アーム5Uと下側アーム5Xとを交互にオン・オフさせることにより、両者の結合点であるA点に負荷を接続すれば、出力電流 I_L が流れる。ところで、上側アーム5Uと下側アーム5Xとが極めて短時間でも同時オンすると、直流電源が短絡されて両アームに過大な短絡電流が流れ、素子を破壊する恐れがある。これが所謂アーム短絡である。そこで上側アーム5Uと下側アーム5Xが共にオフとなる時間を設けることにより、アーム短絡の確実な防止を図っている。この両アームが同時オフの期間をデッドタイムと称し、 T_d と表示する。

【0003】図6は図5に図示のインバータに従来のデッドタイムを設けた場合の各部の動作を示した動作波形図であって、図6①は制御信号入とキャリア波Cの変化、図6②は目標とするA点電圧の変化、図6③は上側アームのGTO5Uのゲート信号の変化、図6④は下側アームのGTO5Xのゲート信号の変化、図6⑤は出力電流極性が正（ $I_L > 0$ ）のときの実際のA点電圧の変化、図6⑥は出力電流極性が負（ $I_L < 0$ ）のときの実際のA点電圧の変化、をそれぞれが示している。即ち、 $I_L > 0$ のときのA点電圧は目標値に比べて B_1 だけ異なり（図6⑤参照）、これが負電圧を増大させる。また $I_L < 0$ のときのA点電圧は目標値に比べて B_2 だけ異なり（図6⑥参照）、これが正電圧を増大させる。

【0004】図7は図5に図示のインバータに従来のデッドタイムを設けた場合の出力電圧・電流の変化を示した波形図であって、図7①は出力電圧の波形、図7②は出力電流の波形を示しているが、いずれも実線は目標波形を表し、破線はデッドタイム T_d の影響を受けた波形を表している。この図7で明らかなように、出力電流 I_L の極性が負のときは出力電圧は正側にバイアスされ、出力電流 I_L の極性が正のときは出力電圧は負側にバイアスされるので、電流が零点を通過する時点（即ち電流極性が切り替わる時点）で出力電圧に不連続点を生じる。そのためこの時点で電流制御が不連続になり、電流は零点通過時に歪みを生じる。

【0005】前述の現象は、インバータの単位時間当た

りのスイッチング回数が少ない場合には無視できるけれども、パルス幅変調制御インバータのようにスイッチング周波数が高いと、全時間に占めるデッドタイムの割合が大きくなるので、出力電圧の変動が大きく影響して、制御性能を低下させることになる。そこでスイッチング周波数が高いPWMインバータなどではデッドタイムを補償する回路を設けている。

【0006】図8はインバータのデッドタイムを補償する回路の従来例を示した回路図であるが、最近のインバータはその制御性能を向上させるためにベクトル制御が一般的である。従って以下では、相互に直交する有効電流と無効電流とに分解されているものとして説明する。図8の従来例回路では、有効電流指令値 I_p^* と無効電流指令値 I_q^* から逆ベクトルドレア11と2相/3相変換器12とで三相交流の電流指令値 I^* を演算し、この電流指令値 I^* と電流検出値 I との偏差を電流調節器13へ入力させ、この電流調節器13からは入力偏差を零にする制御信号入を得る。

【0007】一方で、前記の電流指令値 I^* をコンパレータで構成している電流極性検出器14へ入力して零点通過毎に+1または-1を出力させる。電流極性検出器14の出力を、補正量 $\Delta\lambda$ をゲインとする増幅器15へ入力させることにより、増幅器15からは制御信号補正分 $\pm\Delta\lambda$ が得られる。加算器16は制御信号入とこの $\pm\Delta\lambda$ とを加算し、その加算結果を新たな制御信号としてPWM変調器18へ与える。PWM変調器18はキャリア波発生器17からのキャリア波 C も入力し、パルス幅変調により得られるパルス列がインバータを構成する各スイッチング素子をオン・オフさせる。

【0008】図9は図8に図示のデッドタイムの影響を補償した従来例回路の動作を示した動作波形図であって、左側は電流極性が正、即ち $I_L > 0$ の場合を示し、右側は電流極性が負、即ち $I_L < 0$ の場合を示している。図9①は制御信号入（一点鎖線）と制御信号補正分 $\pm\Delta\lambda$ （破線）およびキャリア波 C （実線）の変化、図9②は目標とするA点電圧の変化、図9③は電流極性検出器14の出力の変化、図9④は上側アームのGTO5Uのゲート信号の変化、図9⑤は下側アームのGTO5Xのゲート信号の変化、図9⑥は実際のA点電圧の変化、をそれぞれが示している。

【0009】 $I_L > 0$ の場合（図9の左側）は、制御信号入に補正分 $\pm\Delta\lambda$ を加算することにより、電流極性検出器14は前後の動作時間がそれぞれ $T_d/2$ ずれる。その結果、A点出力電圧の波形の幅D（図9⑥参照）とA点電圧目標値の幅D（図9②参照）とは同じになる。 $I_L < 0$ の場合（図9の右側）は前述とは逆に、制御信号入から補正分 $\pm\Delta\lambda$ を減算することにより、電流極性検出器14は前後の動作時間がそれぞれ $T_d/2$ だけずれ、A点出力電圧の波形の幅D（図9⑥参照）とA点電圧目標値の幅D（図9②参照）とは同じになる。

【0010】図10は図8に図示のデッドタイムの影響を補償した従来例回路の出力電圧・電流の変化を示した波形図であって、図10①は出力電圧の波形、図10②は出力電流の波形を示しているが、実線は目標波形を表し、破線はデッドタイム T_d の影響を受けた波形を表し、一点鎖線は制御信号補正分 $\pm\Delta\lambda$ の波形を表している。この図10①に図示のように、出力電流 I_L の極性が負のときは、デッドタイム T_d の影響を受けた波形（破線）から $\Delta\lambda$ による補正波形（一点鎖線）を減算することで、出力電圧は目標波形（実線）に一致する。出力電流 I_L の極性が正のときは、デッドタイム T_d の影響を受けた波形（破線）に $\Delta\lambda$ による補正波形（一点鎖線）を加算することで、前述と同様に出力電圧は目標波形（実線）に一致する。その結果、電流が零点を通過する時点（即ち電流極性が切り替わる時点）で出力電圧に不連続点を生じない。よってこの時点で電流制御が不連続になるのを回避できるので、電流が零点を通過する際に歪みを生じる恐れがない。

【0011】

【発明が解決しようとする課題】電力系統では、系統の無効電力を適切に制御する必要がある。従来は同期回転機を使用していたが、軸受やブラシなどの保守に手間がかかるので、電力用コンデンサをスイッチで開閉する静止型に切り替わった。しかしコンデンサを使うために無効電力を連続的に調整することができない不都合があるし、スイッチの接点が消耗するなど、保守・点検の作業は依然として必要である。そこで、電力系統にインバータを接続すれば、このインバータで系統の無効電力を連続的に調整できるし、保守・点検作業は従来よりも大幅に軽減できるので、このような静止型無効電力調整装置として使用するインバータも、デッドタイム T_d の影響を回避するために、前述した制御信号補正分 $\pm\Delta\lambda$ を出力電流 I_L の極性に対応して制御信号入に加算または減算する回路を備えている。

【0012】図11は電力系統にインバータを接続した場合を単線で示した主回路接続図であって、2は電力系統、3は連系インピーダンス、4は変圧器、5はインバータ、6はコンデンサで7はインバータ電流検出器である。電力系統2の電圧区分は一般に特別高圧であるから、インバータ5は変圧器4を介して電力系統2に接続する。このときインバータ5は連系インピーダンス3を流れる電流を制御対象にしているから、電流指令値 I^* は変圧器4の一次側電流であり、実際電流 I はインバータ5に流れる電流であって変圧器4の二次側を流れる電流である。従って両電流には変圧器4の励磁電流分の偏差がある。

【0013】図12は変圧器一次側電流と二次側電流の差異を示したベクトル図であって、 I_p^* は無効電力調整装置の発生損失分に相当する有効電流指令値であっ

て、系統から受電している。 I_q^* は無効電流指令値、 I_{EX} は変圧器4の励磁電流分である。このベクトル図から明らかなように、電流指令値 I^* は I_p^* と I_q^* のベクトル和で求められ、その位相角は θ_1 であるが、インバータ5の本体に流れる電流検出値 I は I_p^* と I_q^* と I_{EX} のベクトル和であり、その位相角は θ_2 である。ここで $\theta_1 > \theta_2$ であるから、インバータ5の本体に流れる実際の電流 I は電流指令値 I^* に比べて進み位相となる。これは出力電流指令が進み無効電流の場合も同様である。

【0014】図13は図12に図示のベクトル図を波形で示した波形図であって、図13①は I_p^* （破線）と I_q^* （太い実線）とから得られる電流指令値 I^* （細い実線）の波形を示し、図13②は I_p^* （破線）と I_q^* （太い実線）及び I_{EX} （一点鎖線）とから得られる実際の電流 I （細い実線）の波形を示している。これらの図12、図13から分かるように、変圧器4を介してインバータ5を電力系統2に接続しているため、デッドタイム T_d の影響を回避するための制御信号補正 $\pm \Delta$ を得る際に検出する電流指令値 I^* の零点通過時点が、実際の電流の零点通過時点よりも進み位相になってしまう不都合がある。

【0015】図14は出力電流が大きい場合のベクトル図であって、電流指令値 I^* の位相角が θ_3 、出力電流 I の位相角が θ_4 である。また、図15は出力電流が小さい場合のベクトル図であって、電流指令値 I^* の位相角が θ_5 、出力電流 I の位相角が θ_6 である。電流が大きい場合の両位相角の差である $(\theta_3 - \theta_4)$ と、電流が小さい場合の両位相角の差である $(\theta_5 - \theta_6)$ とを比較すると、前者よりも後者の方が大きい。即ち出力電流が変化すると、電流指令値に対してインバータ5に流れる電流の進み位相角も変化してしまう不都合がある。これらが原因になって、現状のデッドタイム補償回路では、制御信号補正 $\pm \Delta$ が適切な位相で与えられないので、電流制御の制御精度が低下してしまっており、系統側に余分な高調波を出してしまうなどの不具合を生じている。

【0016】そこでこの発明の目的は、変圧器を介して系統に接続しているインバータのデッドタイムを適切に補償できるようにすることにある。

【0017】

【課題を解決するための手段】前記の目的を達成するために、この発明のインバータのデッドタイム補償回路は、キャリア波と制御信号との大小関係に対応して上側アームと下側アームとを交互にオン・オフさせて電力変換を行う際に、前記上下アームの同時オンを防止するデッドタイムを有する電圧形インバータを、変圧器を介して電力系統に接続し、この電力系統から検出する当該電圧形インバータの出力電流信号、又は当該電圧形インバータの電流指令信号を入力してその極性を検出する電流

極性検出器と、前記制御信号に対応した補償量を演算する補償量演算器と、この補償量を前記電流極性に対応して前記制御信号に加算又は減算する回路を備えているインバータのデッドタイム補償回路における前記電流極性検出器への入力信号の位相を、前記変圧器の励磁電流に対応して補正する励磁電流分補正回路を備えるものとする。

【0018】この励磁電流分補正回路は、相互に直交する有効電流成分と無効電流成分のうちの無効電流成分に前記変圧器の励磁電流分を加算し、この加算演算結果と前記有効電流成分とを三相交流電流信号に変換した後、前記電流極性検出器へ入力させるものとする。または、有効電流成分と無効電流成分を三相交流電流信号に変換した後、前記変圧器の励磁電流分を加算し、この加算演算結果を前記電流極性検出器へ入力させるものとする。

【0019】または、前記電流極性検出器をコンパレータで構成し、当該電流極性検出器で検出する入力信号の極性を、予め定めた進み位相で検出させる逆ヒステリシス設定器を前記電流極性検出器に付加するものとする。

【0020】

【発明の実施の形態】電力系統に変圧器を介してインバータを接続する場合のインバータの制御は系統側で検出する電流（即ち変圧器一次側電流）を使用する。ところがインバータ本体に流れる電流（即ち変圧器二次側電流）には変圧器の励磁電流が含まれるので、前者の電流と後者の電流には位相差がある。ところでインバータのデッドタイムを補償するには、電流極性を検出し、この極性に対応して制御信号の補正量 Δ を制御信号 I に加算または減算する必要がある。ところが電流の位相差に対応して電流の零点通過時点が変動するので、補正量 Δ を加減算するタイミングがずれ、インバータの制御精度が低下する。そこで本発明では、電流指令値の無効電流分に変圧器の励磁電流分を加算し、これと有効電流分とのベクトル和で得られる電流を前記電流極性検出器へ入力させる。あるいは三相交流電流指令値に励磁電流分を加算した結果を前記電流極性検出器へ入力させる。または電流極性検出器が検出する電流零点を、励磁電流で変化する位相分だけずらす逆ヒステリシス設定器を前記電流極性検出器に付加することで、励磁電流の影響を排除するものである。

【0021】

【実施例】図1は本発明の第1実施例を表した回路図であるが、この第1実施例回路は図8で既述の従来例回路に励磁電流分補正回路20を付加して構成したものである。従って励磁電流分補正回路20以外の各部についての説明は省略する。前述したように、従来回路では電流極性検出器14へ入力する電流には変圧器4の励磁電流分 I_{EX} が考慮されていないので、制御信号 I への制御信号補正 $\pm \Delta$ の加算が正確なタイミングで行われなかった。そこで当該第1発明では、励磁電流分補正回路

20から電流極性検出器14へは励磁電流分 I_{EX} を補正した電流信号が与えられる。

【0022】図2は本発明の第2実施例を表した回路図であるが、この第2実施例回路は図8で既述の従来例回路に励磁電流分補正回路30を付加して構成したものである。従って励磁電流分補正回路30以外の各部についての説明は省略する。励磁電流分補正回路30は第1加算器31、補正回路用逆ベクトルドレア32、および補正回路用2相/3相変換器33で構成している。なお、当該インバータ5はベクトル制御のために有効電流成分と無効電流成分とに分解されているものとし、第1座標変換回路の図示は省略する。

【0023】本発明では、第1加算器31が無効電流指令値 I_q^* と励磁電流分 I_{EX} とを加算する。この加算演算結果と有効電流指令値 I_p^* とを、補正回路用逆ベクトルドレア32と補正回路用2相/3相変換器33で三相交流電流信号に変換して電流極性検出器14へ与えれば、電流極性検出器14と増幅器15とで得られる制御信号補正分 $\Delta\lambda$ を、正しいタイミングで制御信号入に加減算することができる。

【0024】図3は本発明の第3実施例を表した回路図であるが、この第3実施例回路は図8で既述の従来例回路に励磁電流分補正回路40を付加して構成したものである。従って励磁電流分補正回路40以外の各部についての説明は省略する。励磁電流分補正回路40は補正回路用逆ベクトルドレア32、補正回路用2相/3相変換器33、および第2加算器41で構成している。なお、当該インバータ5はベクトル制御のために有効電流成分と無効電流成分とに分解されているものとし、第1座標変換回路の図示は省略する。

【0025】本発明では、有効電流指令値 I_p^* と無効電流指令値 I_q^* を補正回路用逆ベクトルドレア32と補正回路用2相/3相変換器33で三相交流電流信号に変換し、第2加算器41はこれと励磁電流分 I_{EX} とを加算し、この加算演算結果を電流極性検出器14へ与える。よって増幅器15が出力する制御信号補正分 $\Delta\lambda$ は正しいタイミングで制御信号入に加減算される。

【0026】図4は本発明の第4実施例を表した回路図であるが、この第4実施例回路は図8で既述の従来例回路の電流極性検出器14の代わりに、電流極性検出器51と逆ヒステリシス設定器52とを組み合わせた回路を備える構成にしたものである。従ってこれら電流極性検出器51と逆ヒステリシス設定器52を除いた残余の部分についての説明は省略する。本発明では、電流極性検出器51に逆ヒステリシス設定器52を付加し、この逆ヒステリシス設定器52が一定の進み位相を設定することにより、電流極性検出器51へ入力する電流の位相がインバータ5に流れる実際電流の位相にほぼ一致した時点で、当該電流極性検出器51を動作させるので、デッドタイムの影響を補正することができる。

【0027】図16は第4実施例回路で電流変化率が大きい電流が通流する際の位相進め量を表した動作波形図であり、図17は第4実施例回路で電流変化率が小さい電流が通流する際の位相進め量を表した動作波形図である。これら図16、図17で明らかなように、この第4実施例回路では逆ヒステリシス設定値が一定のため、通流する電流の変化率の大小で位相進め量が変動する欠点がある。よって本発明はインバータ5の出力が一定しているような場合に適用することが望ましい。

【0028】

【発明の効果】電力系統に変圧器を介して接続しているインバータに従来のデッドタイム補償回路を適用すると、変圧器励磁電流の影響で、制御信号にデッドタイムを補償するための補正分の加算を、適切なタイミングで行うことができなかった。第1、第2、第3の各発明では、変圧器励磁電流分が考慮された電流信号を電流極性検出器へ入力させる構成にしているので、電流極性切替え時点が実際の電流に合った進み角になる。従って電流の大小にかかわらず、デッドタイム補償用の補正分が適切なタイミングで加算されるので、インバータの電流制御の制御精度が低下する恐れが無く、系統に余分な高調波を出すことを回避出来る効果が得られる。また第4の発明は、電流極性切替え時点を一定の進み角に設定するので、電流変化率の大小に対応することはできないが、従来のデッドタイム補償回路の電流極性検出器に一定の進み角を設定する逆ヒステリシス設定器を付加するのみで良いことから、一定出力で運転するインバータに適用することができる。

【図面の簡単な説明】

【図1】本発明の第1実施例を表した回路図

【図2】本発明の第2実施例を表した回路図

【図3】本発明の第3実施例を表した回路図

【図4】本発明の第4実施例を表した回路図

【図5】直流を交流に変換するインバータの1相分を示した回路図

【図6】図5に図示のインバータに従来のデッドタイムを設けた場合の各部の動作を示した動作波形図

【図7】図5に図示のインバータに従来のデッドタイムを設けた場合の出力電圧・電流の変化を示した波形図

【図8】インバータのデッドタイムを補償する回路の従来例を示した回路図

【図9】図8に図示のデッドタイムの影響を補償した従来例回路の動作を示した動作波形図

【図10】図8に図示のデッドタイムの影響を補償した従来例回路の出力電圧・電流の変化を示した波形図

【図11】電力系統にインバータを接続した場合を単線で示した主回路接続図

【図12】変圧器一次側電流と二次側電流の差異を示したベクトル図

【図13】図12に図示のベクトル図を波形で示した波

形図

【図14】出力電流が大きい場合のベクトル図

【図15】出力電流が小さい場合のベクトル図

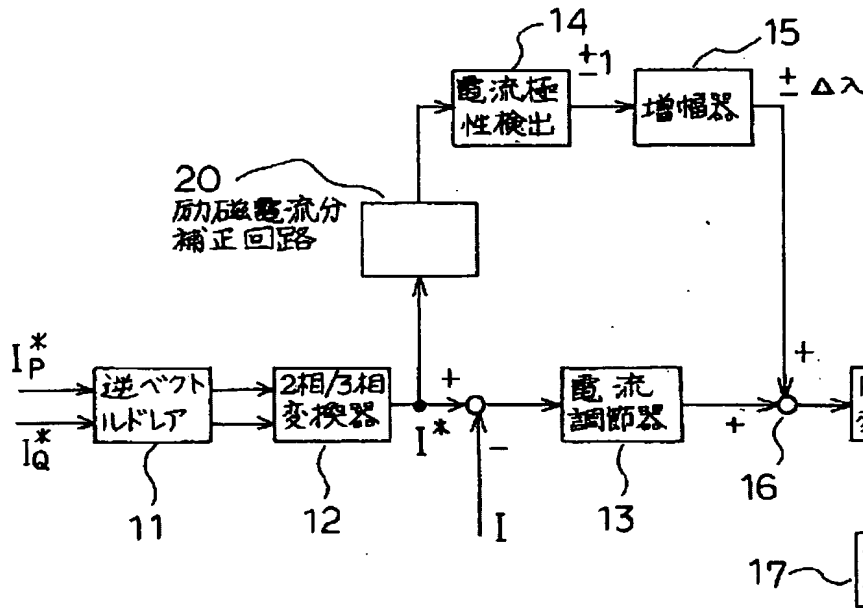
【図16】第4実施例回路で電流変化率が大きい電流が
通流する際の位相進め量を表した動作波形図【図17】第4実施例回路で電流変化率が小さい電流が
通流する際の位相進め量を表した動作波形図

【符号の説明】

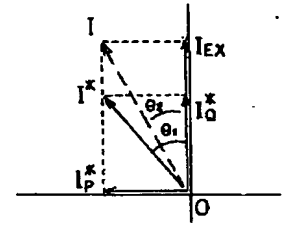
2 電力系統
3 連系インピーダンス
4 変圧器
5 インバータ
5U 上側アーム
5X 下側アーム
6 コンデンサ

7 インバータ電流検出器
11 逆ベクトルドレ
12 2相/3相変換器
13 電流調節器
14, 51 電流極性検出器
15 増幅器
16 加算器
17 キャリア波発生器
18 PWM変調器
20, 30, 40 励磁電流分補正回路
31 第1加算器
32 補正回路用逆ベクトルドレ
33 補正回路用2相/3相変換器
41 第2加算器
52 逆ヒステリシス設定器

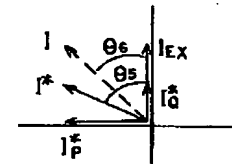
【図1】



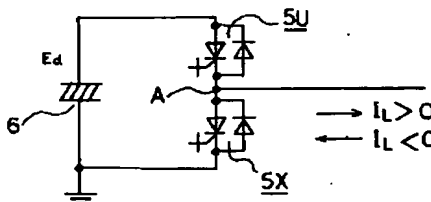
【図12】



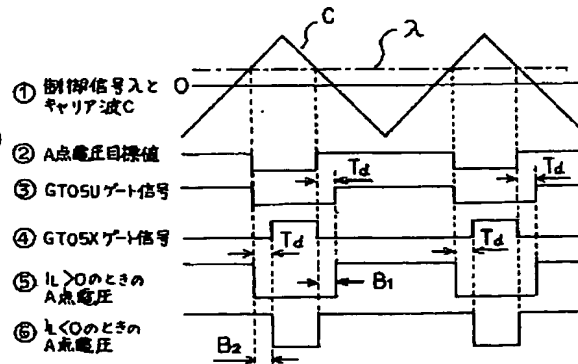
【図15】



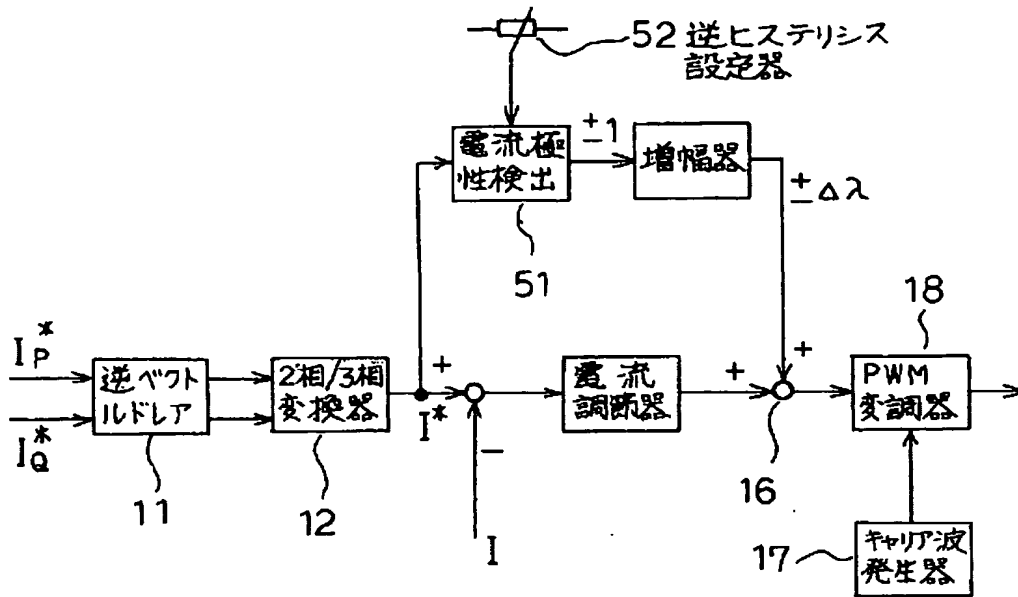
【図5】



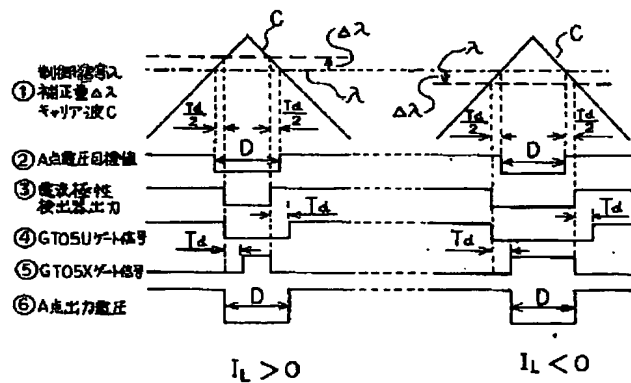
【図6】



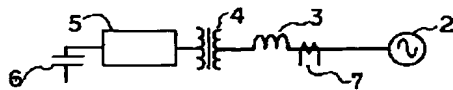
【図4】



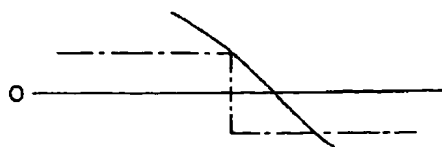
【図9】



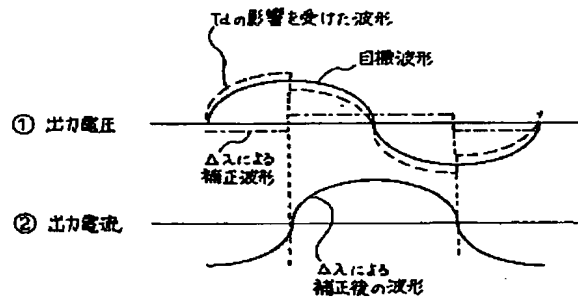
【図11】



【図16】

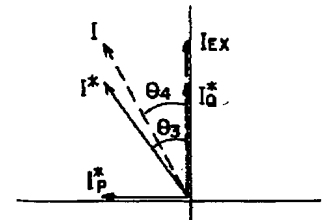
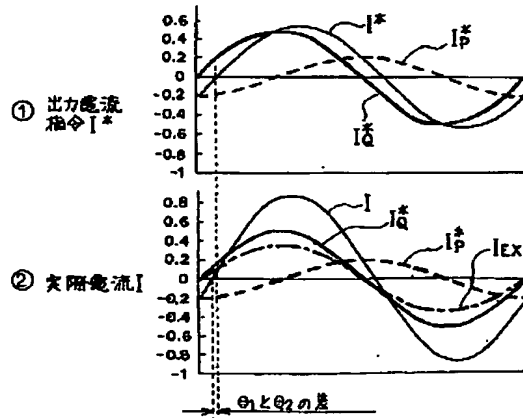


【図10】

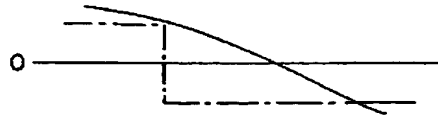


【図14】

【図13】



【図17】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.